

3 S/N 10/700,136
Datum 28/11

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2003年 9月17日

出願番号 Application Number: 特願2003-324204

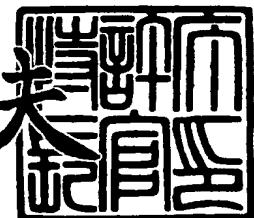
[ST. 10/C]: [JP 2003-324204]

出願人 Applicant(s): カシオ計算機株式会社

2003年11月 6日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 03-0887-00
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/60
【発明者】
 【住所又は居所】 東京都青梅市今井3丁目10番地6
 【氏名】 カシオ計算機株式会社青梅事業所内
 松崎 富夫
【発明者】
 【住所又は居所】 東京都青梅市今井3丁目10番地6
 【氏名】 カシオ計算機株式会社青梅事業所内
 新井 一能
【特許出願人】
 【識別番号】 000001443
 【氏名又は名称】 カシオ計算機株式会社
【代理人】
 【識別番号】 100073221
 【弁理士】
 【氏名又は名称】 花輪 義男
【手数料の表示】
 【予納台帳番号】 057277
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0015435

【書類名】特許請求の範囲**【請求項1】**

上面に接続パッドが設けられた半導体基板上に絶縁膜を介して、接続パッド部を有する再配線が前記接続パッドに接続されて設けられ、前記再配線の接続パッド部上に柱状電極が設けられ、前記柱状電極の周囲に封止膜が設けられた半導体装置において、前記再配線間における前記絶縁膜の上面に凹部が設けられていることを特徴とする半導体装置。

【請求項2】

請求項1に記載の発明において、前記凹部は前記絶縁膜の上面において前記再配線間の全幅に亘って設けられていることを特徴とする半導体装置。

【請求項3】

請求項1に記載の発明において、前記凹部の深さは前記絶縁膜の厚さよりも小さいことを特徴とする半導体装置。

【請求項4】

請求項1に記載の発明において、前記絶縁膜の凹部内に前記封止膜が設けられていることを特徴とする半導体装置。

【請求項5】

請求項1に記載の発明において、前記再配線を含む前記絶縁膜と前記封止膜との間に、前記絶縁膜と同一の材料からなる上層絶縁膜が設けられていることを特徴とする半導体装置。

【請求項6】

請求項5に記載の発明において、前記凹部内に前記上層絶縁膜が設けられていることを特徴とする半導体装置。

【請求項7】

請求項6に記載の発明において、前記再配線の前記接続パッドに接続された部分に、前記半導体基板の端面まで延びる接続線が接続されていることを特徴とする半導体装置。

【書類名】明細書

【発明の名称】半導体装置

【技術分野】

【0001】

この発明は半導体装置に関する。

【背景技術】

【0002】

従来の半導体装置には、CSP(chip size package)と呼ばれるもので、上面に接続パッドを有する半導体基板上に絶縁膜を介して銅からなる再配線を接続パッドに接続させて設け、再配線の接続パッド部上に銅からなる柱状電極を設け、再配線を含む絶縁膜上に封止膜をその上面が柱状電極の上面と面一となるように設けたものがある（例えば、特許文献1参照）。

【0003】

【特許文献1】特開2001-135747号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、上記従来の半導体装置では、封止膜下に再配線を設けているので、使用環境中の水分が封止膜に浸透すると、プラス電圧が印加されている再配線から溶け出した銅イオンが封止膜と絶縁膜との界面を移動してマイナス電圧が印加されている再配線あるいは柱状電極に析出し、いわゆるイオンマイグレーションによるショートが発生することがあるという問題があった。

【0005】

そこで、この発明は、いわゆるイオンマイグレーションによるショートが発生しにくくないようにすることができる半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

請求項1に記載の発明は、上面に接続パッドが設けられた半導体基板上に絶縁膜を介して、接続パッド部を有する再配線が前記接続パッドに接続されて設けられ、前記再配線の接続パッド部上に柱状電極が設けられ、前記柱状電極の周囲に封止膜が設けられた半導体装置において、前記再配線間における前記絶縁膜の上面に凹部が設けられていることを特徴とするものである。

請求項2に記載の発明は、請求項1に記載の発明において、前記凹部は前記絶縁膜の上面において前記再配線間の全幅に亘って設けられていることを特徴とするものである。

請求項3に記載の発明は、請求項1に記載の発明において、前記凹部の深さは前記絶縁膜の厚さよりも小さいことを特徴とするものである。

請求項4に記載の発明は、請求項1に記載の発明において、前記絶縁膜の凹部内に前記封止膜が設けられていることを特徴とするものである。

請求項5に記載の発明は、請求項1に記載の発明において、前記再配線を含む前記絶縁膜と前記封止膜との間に、前記絶縁膜と同一の材料からなる上層絶縁膜が設けられていることを特徴とするものである。

請求項6に記載の発明は、請求項5に記載の発明において、前記凹部内に前記上層絶縁膜が設けられていることを特徴とするものである。

請求項7に記載の発明は、請求項6に記載の発明において、前記再配線の前記接続パッドに接続された部分に、前記半導体基板の端面まで延びる接続線が接続されていることを特徴とするものである。

【発明の効果】

【0007】

この発明によれば、再配線間における絶縁膜の上面に凹部を設けているので、銅イオンの析出経路が凹部の深さの2倍だけ長くなり、したがっていわゆるイオンマイグレーション

ンによるショートが発生しにくいようにすることができる。

【発明を実施するための最良の形態】

【0008】

(第1実施形態)

図1はこの発明の第1実施形態としての半導体装置の断面図を示す。この半導体装置はシリコン基板(半導体基板)1を備えている。シリコン基板1の上面中央部には集積回路(図示せず)が設けられ、上面周辺部にはアルミニウム系金属からなる複数の接続パッド2が集積回路に接続されて設けられている。

【0009】

接続パッド2の中央部を除くシリコン基板1の上面には酸化シリコンや窒化シリコンからなる絶縁膜3が設けられ、接続パッド2の中央部は絶縁膜3に設けられた開口部4を介して露出されている。絶縁膜3の上面にはポリイミドからなる保護膜(絶縁膜)5が設けられている。保護膜5の絶縁膜3の開口部4に対応する部分には開口部6が設けられている。保護膜5の上面の再配線形成領域を除く領域には凹部7が設けられている。

【0010】

両開口部4、6を介して露出された接続パッド2の上面から保護膜5の上面にかけて下地金属層8が設けられている。下地金属層8の上面全体には再配線9が設けられている。この場合、下地金属層8は、詳細には図示していないが、下から順に、チタン層と銅層との2層構造となっている。再配線9は銅層のみからなっている。

【0011】

再配線9の接続パッド部上面には銅からなる柱状電極10が設けられている。再配線9を含む保護膜5の上面にはエポキシ系樹脂からなる封止膜11がその上面が柱状電極10の上面と面一となるように設けられている。

【0012】

次に、この半導体装置の製造方法の一例について説明する。まず、図2に示すように、ウエハ状態のシリコン基板(半導体基板)1上にアルミニウム系金属からなる接続パッド2、酸化シリコンや窒化シリコンからなる絶縁膜3およびポリイミドからなる保護膜5が形成され、接続パッド2の中央部が絶縁膜3および保護膜5に形成された開口部4、6を介して露出されたものを用意する。なお、図2において符号21で示す領域は、ダイシングストリートに対応する領域である。

【0013】

次に、図3に示すように、両開口部4、6を介して露出された接続パッド2の上面を含む保護膜5の上面全体に下地金属層8を形成する。この場合、下地金属層8は、詳細には図示していないが、スパッタにより形成されたチタン層上にスパッタにより銅層を形成したものである。なお、下地金属層8は、無電解メッキにより形成された銅層のみであってもよい。

【0014】

次に、下地金属層8の上面にレジスト膜22をパターン形成する。この場合、再配線9形成領域に対応する部分におけるレジスト膜22には開口部23が形成されている。次に、下地金属層8をメッキ電流路とした銅の電解メッキを行うと、レジスト膜22の開口部23内の下地金属層8の上面に再配線9が形成される。次に、レジスト膜22を剥離する。

【0015】

次に、図4に示すように、再配線9を含む下地金属層8の上面にレジスト膜24をパターン形成する。この場合、柱状電極10形成領域に対応する部分におけるレジスト膜24には開口部25が形成されている。次に、下地金属層8をメッキ電流路とした銅の電解メッキを行うと、レジスト膜24の開口部25内の再配線9の接続パッド部上面に柱状電極10が形成される。

【0016】

次に、レジスト膜24を剥離し、次いで、柱状電極10および再配線9をマスクとして

下地金属層8の不要な部分をエッチングして除去すると、図5に示すように、再配線9下にのみ下地金属層8が残存される。

【0017】

次に、図6に示すように、柱状電極10および再配線9をマスクとして保護膜5をハーフエッチングすると、再配線9下以外の領域における保護膜5の上面に凹部7が形成される。凹部7の深さは、保護膜5の膜厚にもよるが、例えば1～5μである。なお、再配線9の幅および再配線9間の最小間隔は、例えば10～20μである。ここで、凹部7は、エッチング液によるエッチングでは、凹部7の底面側の幅が、上面側の幅よりも小さくさるよう厚さ方向に傾斜して形成されるが、図面では簡素化のため、垂直に図示されていることに留意されたい。この場合、保護膜5のハーフエッチングはプラズマエッチング等のドライエッチングを適用することが可能であり、特に、異方性エッチングとすれば傾斜面を垂直に近づけることができ、より好ましい。

【0018】

次に、図7に示すように、柱状電極10、再配線9および凹部7を含む保護膜5の上面全体にエポキシ系樹脂からなる封止膜11をその厚さが柱状電極10の高さよりもやや厚くなるように形成する。したがって、この状態では、柱状電極10の上面は封止膜11によって覆われている。

【0019】

次に、封止膜11および柱状電極10の上面側を適宜に研磨することにより、図8に示すように、柱状電極10の上面を露出させるとともに、柱状電極10の上面を含む封止膜11の上面を平坦化する。次に、ウエハ状態のシリコン基板1をダイシングストリート21に沿ってダイシングすると、図1に示す半導体装置が複数個得られる。

【0020】

このようにして得られた半導体装置では、保護膜5の上面に設けられた再配線8間に保護膜5の上面に設けられた凹部7が存在するため、再配線9間における保護膜5と封止膜11との界面の長さつまり銅イオンの析出経路が凹部7の深さの2倍だけ長くなり、その分だけ、再配線9間および再配線9と柱状電極10との間にいわゆるイオンマイグレーションによるショートが発生しにくくすることができる。

【0021】

(第2実施形態)

図9はこの発明の第2実施形態としての半導体装置の断面図を示す。この半導体装置において、図1に示す場合と大きく異なる点は、再配線9を含む保護膜5と封止膜11との間にポリイミドからなる上層保護膜（上層絶縁膜）12を設けた点である。この場合、シリコン基板1の端面近傍における保護膜5の上面には凹部は設けられていない。

【0022】

そして、接続パッド2の近傍における保護膜5の上面には、下地金属層8および再配線9に接続された接続線13がシリコン基板1の端面まで延びて設けられている。接続線13は、下地金属層8と同一の層からなる下層接続線13aと、再配線9と同一の層からなる上層接続線13bとの2層構造となっている。

【0023】

次に、この半導体装置の製造方法の一例について説明する。まず、図3に示す工程において、図10に示すように、レジスト膜22の再配線9形成領域および上層接続線13b形成領域に対応する部分に開口部23を形成する。次に、下地金属層8をメッキ電流路とした銅の電解メッキを行なうと、レジスト膜22の開口部23内の下地金属層8の上面に再配線9および上層接続線13bが形成される。この場合、ダイシングストリート21に対応する領域においては上層接続線13bが格子状に形成され、この格子状の上層接続線13bに、再配線9に接続された上層接続線13bが接続されている。

【0024】

次に、レジスト膜22を剥離し、次いで、再配線9および上層接続線13bをマスクとして下地金属層8の不要な部分をエッチングして除去すると、図11に示すように、再配

線9下および上層接続線13b下にのみ下地金属層8および下層接続線13aが残存される。次に、図12に示すように、再配線9および上層接続線13bをマスクとして保護膜5をハーフエッチングすると、再配線9下および上層接続線13b下以外の領域における保護膜5の上面に凹部7が形成される。

【0025】

次に、図13に示すように、再配線9、上層接続線13bおよび凹部7を含む保護膜5の上面全体にポリイミドからなる上層保護膜12をスピンドルコート法等によりその上面がほぼ平坦となるように形成する。次に、上層保護膜12の上面にレジスト膜31をパターン形成する。この場合、再配線9の接続パッド部に対応する部分におけるレジスト膜31には開口部32が形成されている。

【0026】

次に、図14に示すように、レジスト膜31をマスクとして上層保護膜12をエッチングすると、レジスト膜31の開口部32に対応する部分つまり再配線9の接続パッド部に対応する部分における上層保護膜12に開口部33が形成される。次に、図15に示すように、接続線13、下地金属層8および再配線9をメッキ電流路とした銅の電解メッキを行なうと、レジスト膜31および上層保護膜12の開口部32、33内の再配線9の接続パッド部上面に柱状電極10が形成される。次に、レジスト膜31を剥離する。

【0027】

次に、上記第1実施形態の場合と同様に、封止膜11を形成し、封止膜11および柱状電極10の上面側を適宜に研磨し、ウエハ状態のシリコン基板1をダイシングストリート21に沿ってダイシングすると、図9に示す半導体装置が複数個得られる。この場合、ウエハ状態のシリコン基板1をダイシングストリート21に沿ってダイシングすると、ダイシングストリート21に対応する領域に形成された接続線13が除去されるため、再配線9が互いに非短絡状態となる。

【0028】

このようにして得られた半導体装置では、再配線9の接続パッド部を除く部分が、保護膜5と同一の材料からなる上層保護膜12によって覆われているので、使用環境中の水分が封止膜11に浸透しても、この浸透した水分が上層保護膜12の上面によってそれ以上の浸透を阻止され、これにより再配線9間および再配線9と柱状電極10との間にいわゆるイオンマイグレーションによるショートが発生しにくいようにすることができる。なお、凹部7により、再配線9間および再配線9と柱状電極10との間にいわゆるイオンマイグレーションによるショートが発生しにくいようにすることは勿論である。

【図面の簡単な説明】

【0029】

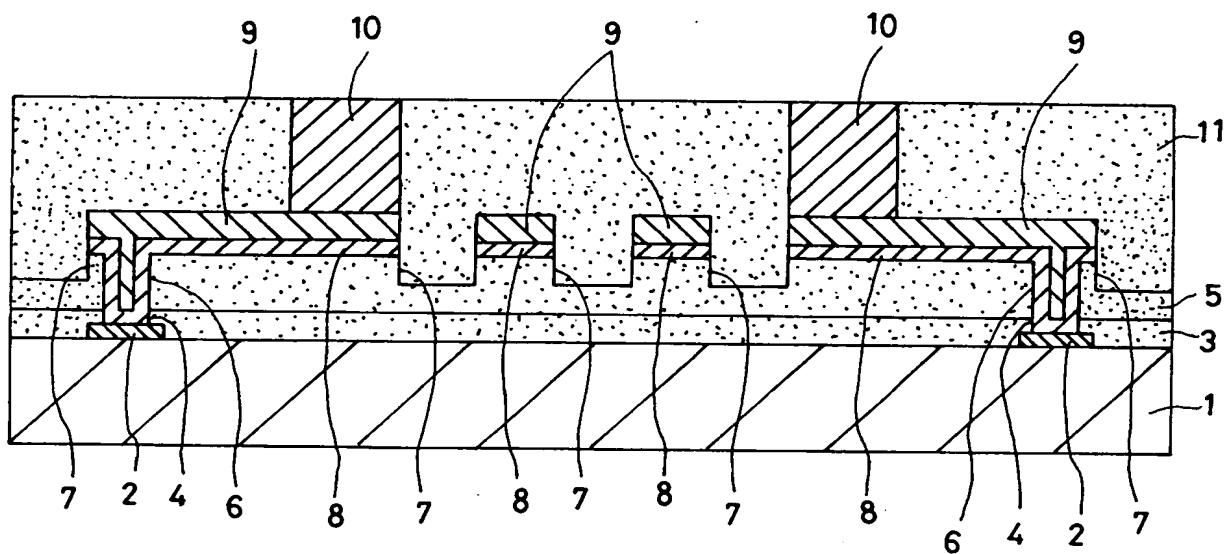
- 【図1】この発明の第1実施形態としての半導体装置の断面図。
- 【図2】図1に示す半導体装置の製造に際し、当初用意したものとの断面図。
- 【図3】図2に続く工程の断面図。
- 【図4】図3に続く工程の断面図。
- 【図5】図4に続く工程の断面図。
- 【図6】図5に続く工程の断面図。
- 【図7】図6に続く工程の断面図。
- 【図8】図7に続く工程の断面図。
- 【図9】この発明の第2実施形態としての半導体装置の断面図。
- 【図10】図9に示す半導体装置の製造に際し、図3に対応する工程の断面図。
- 【図11】図10に続く工程の断面図。
- 【図12】図11に続く工程の断面図。
- 【図13】図12に続く工程の断面図。
- 【図14】図13に続く工程の断面図。
- 【図15】図14に続く工程の断面図。

【符号の説明】

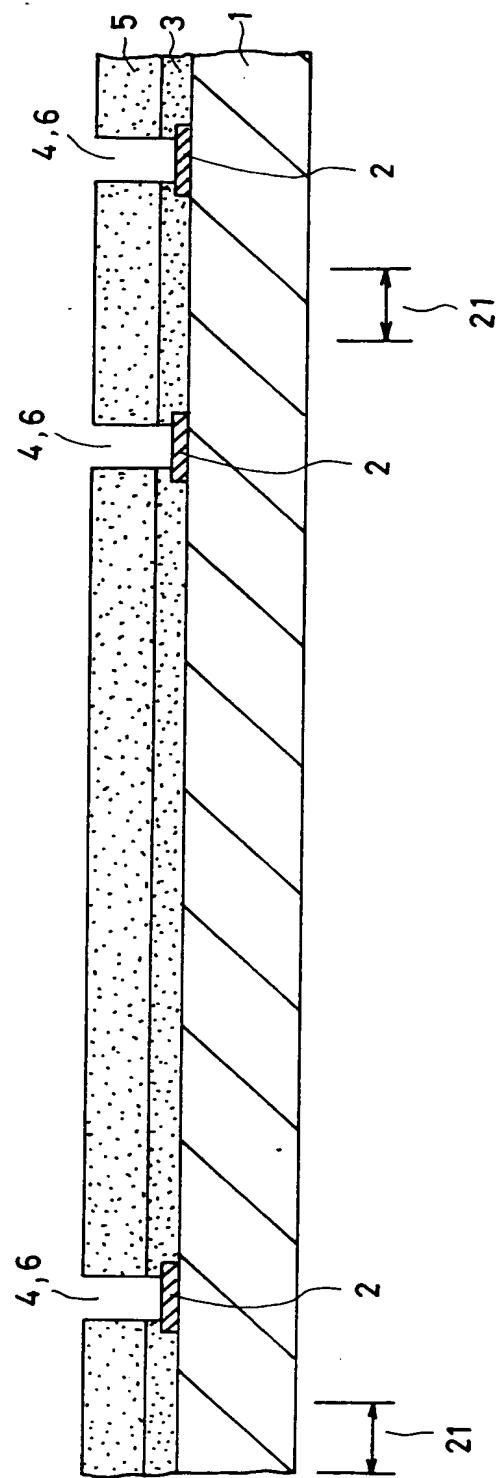
【0030】

- 1 シリコン基板
- 2 接続パッド
- 3 絶縁膜
- 5 保護膜
- 7 凹部
- 8 下地金属層
- 9 再配線
- 10 柱状電極
- 11 封止膜
- 12 上層保護膜
- 13 接続線

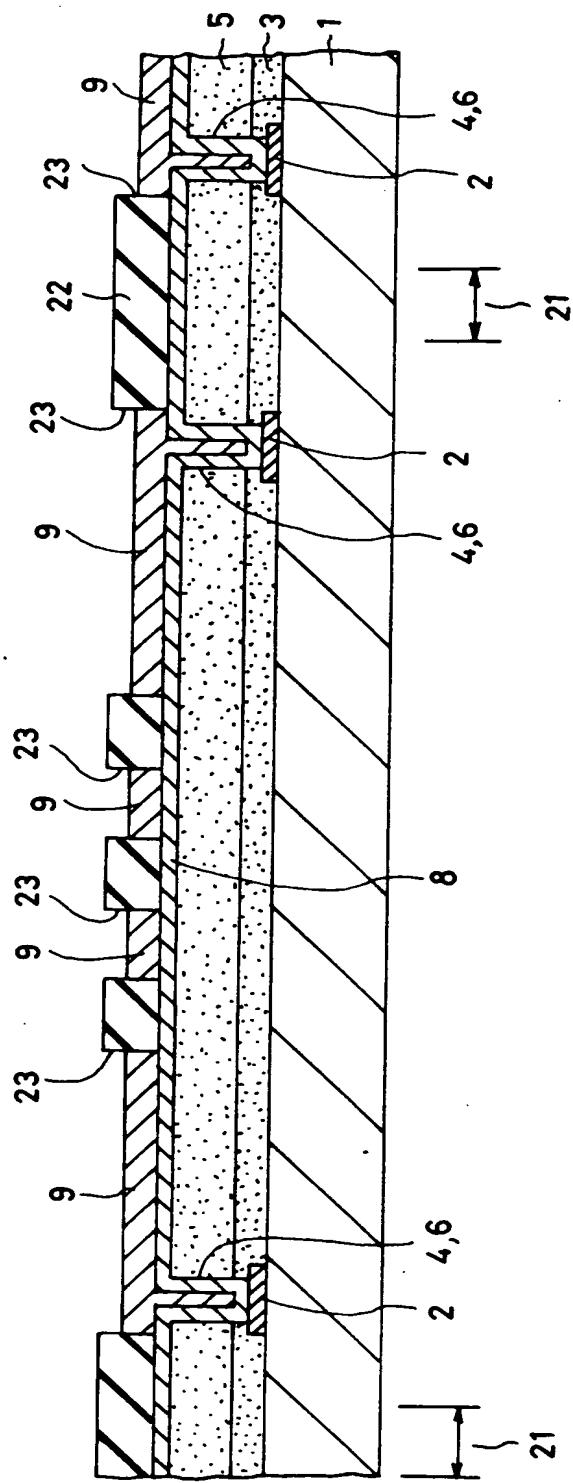
【書類名】 図面
【図 1】



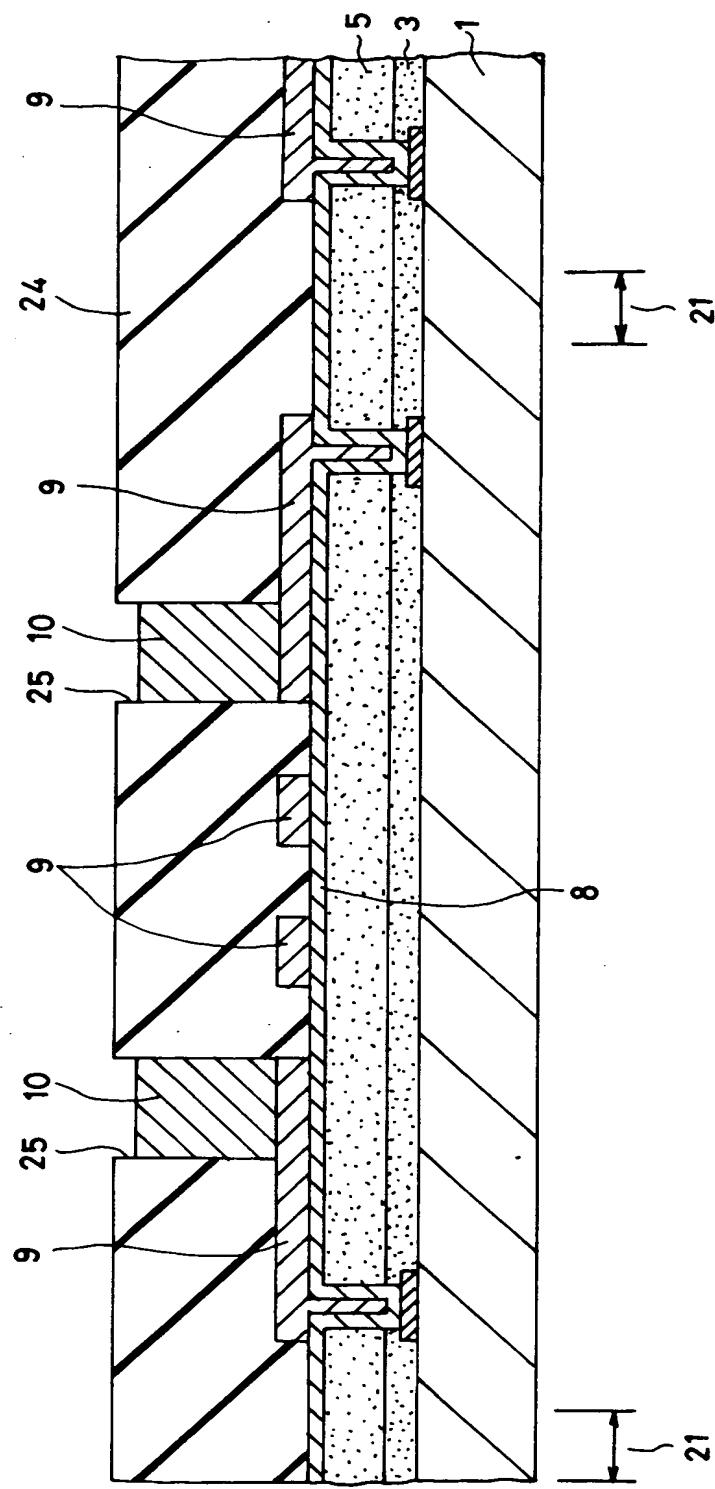
【図2】



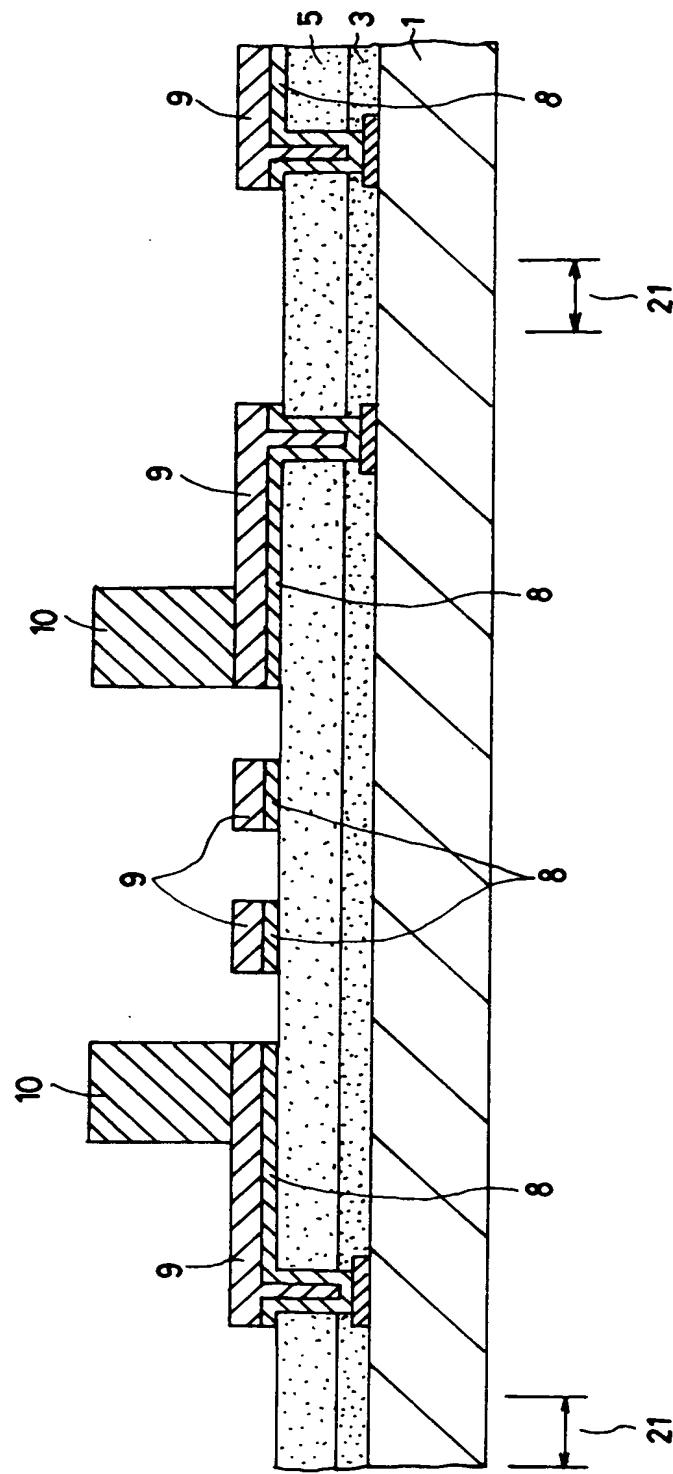
【図3】



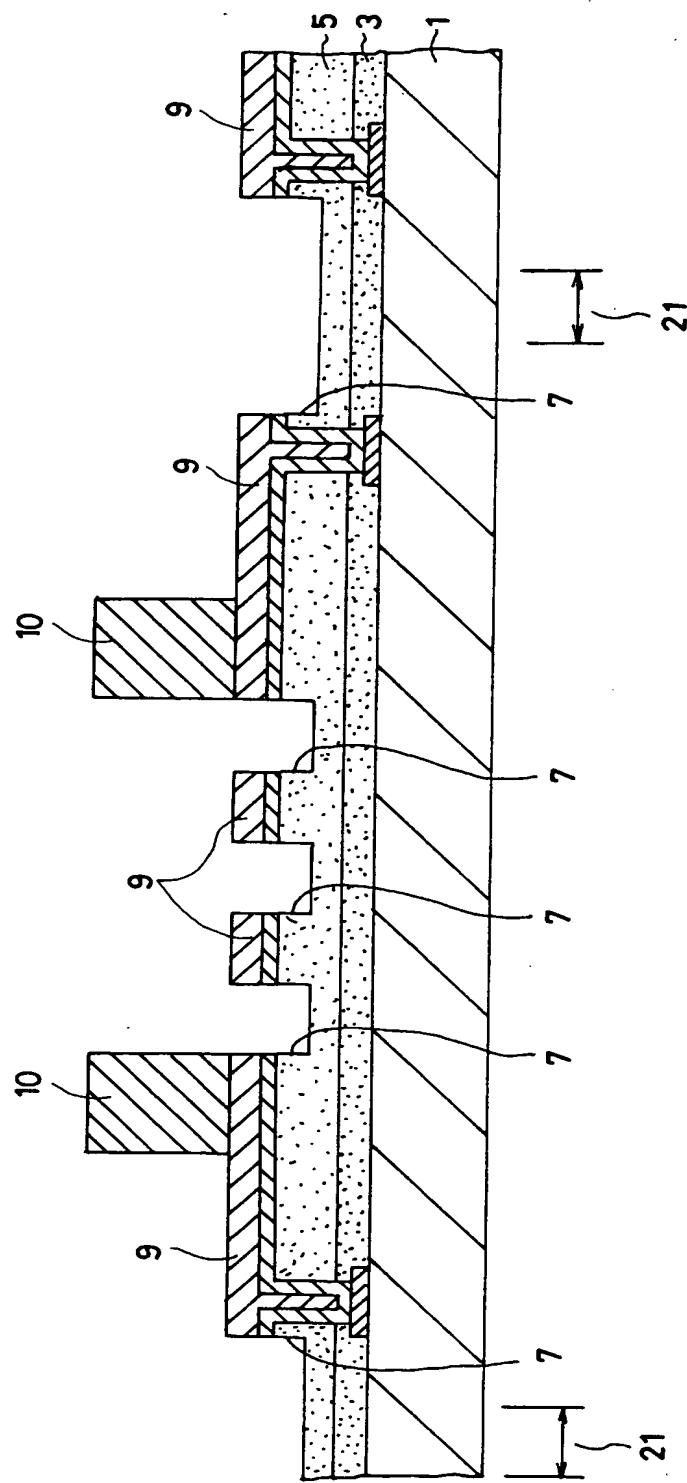
【図4】



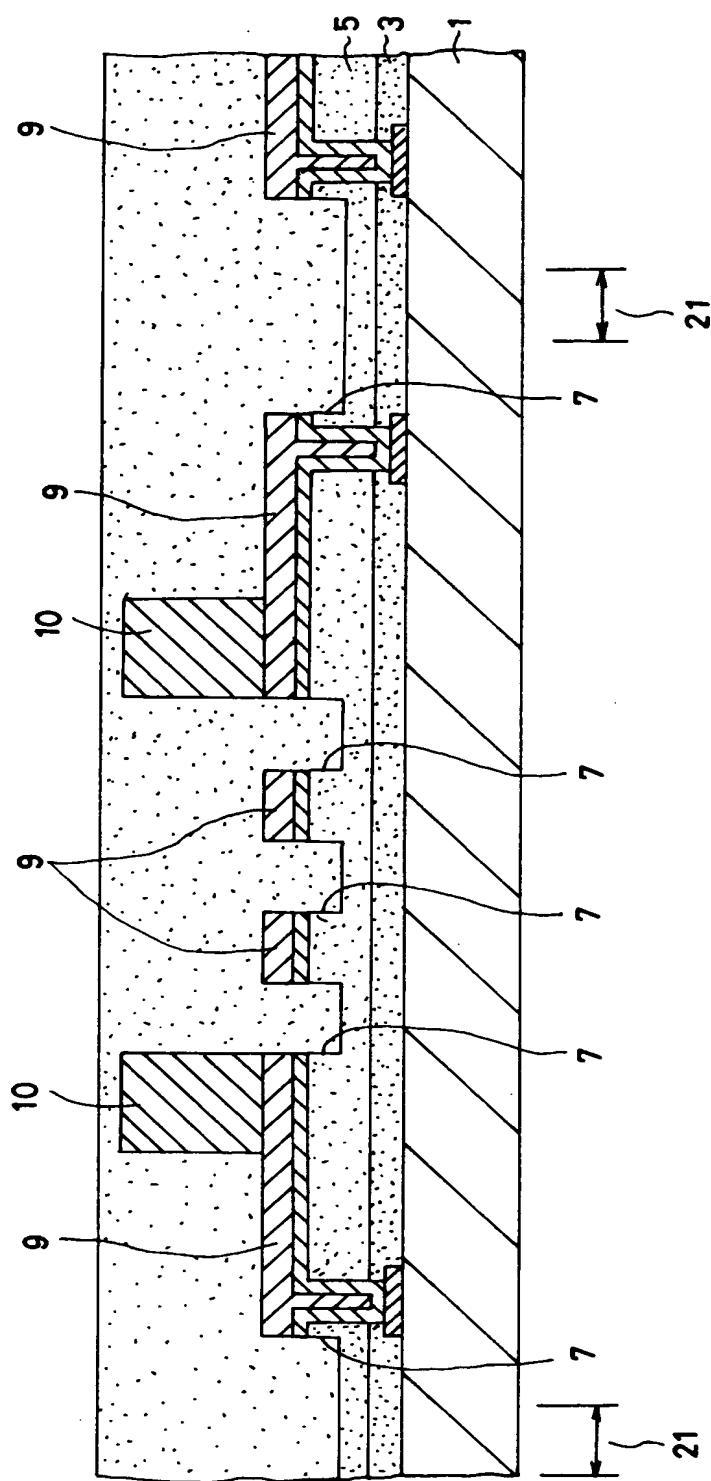
【図5】



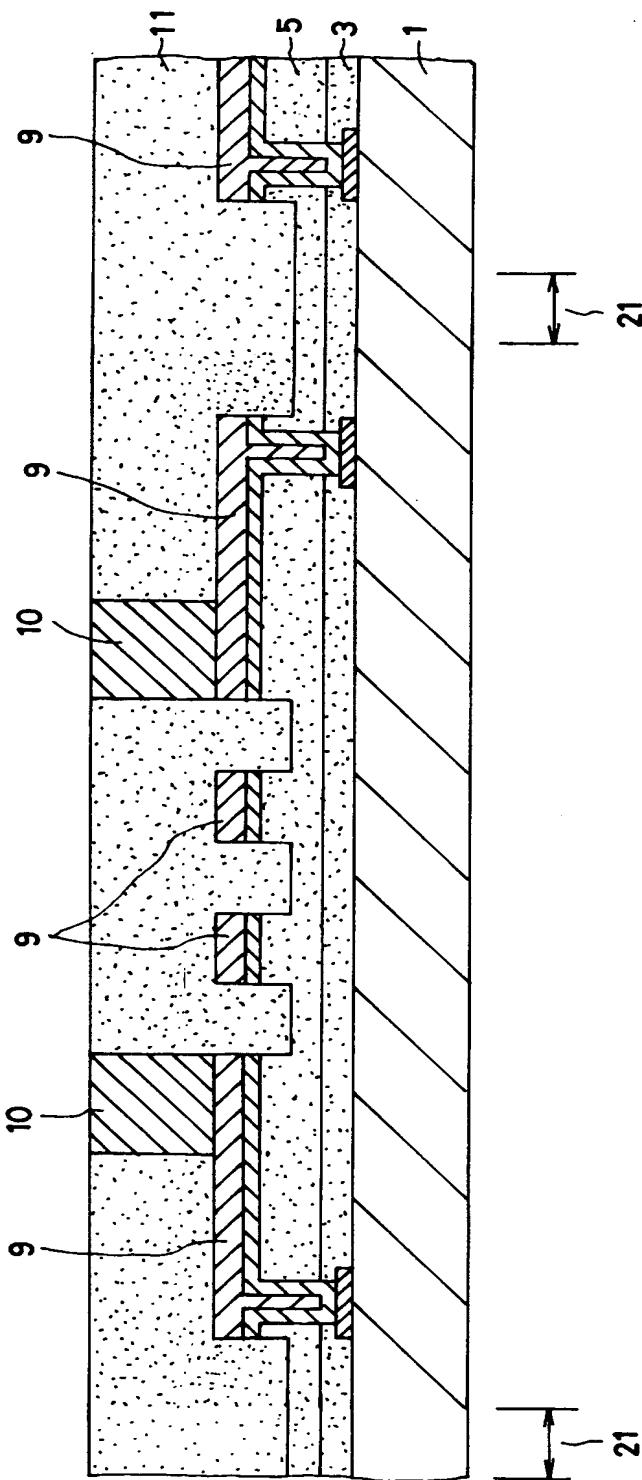
【図6】



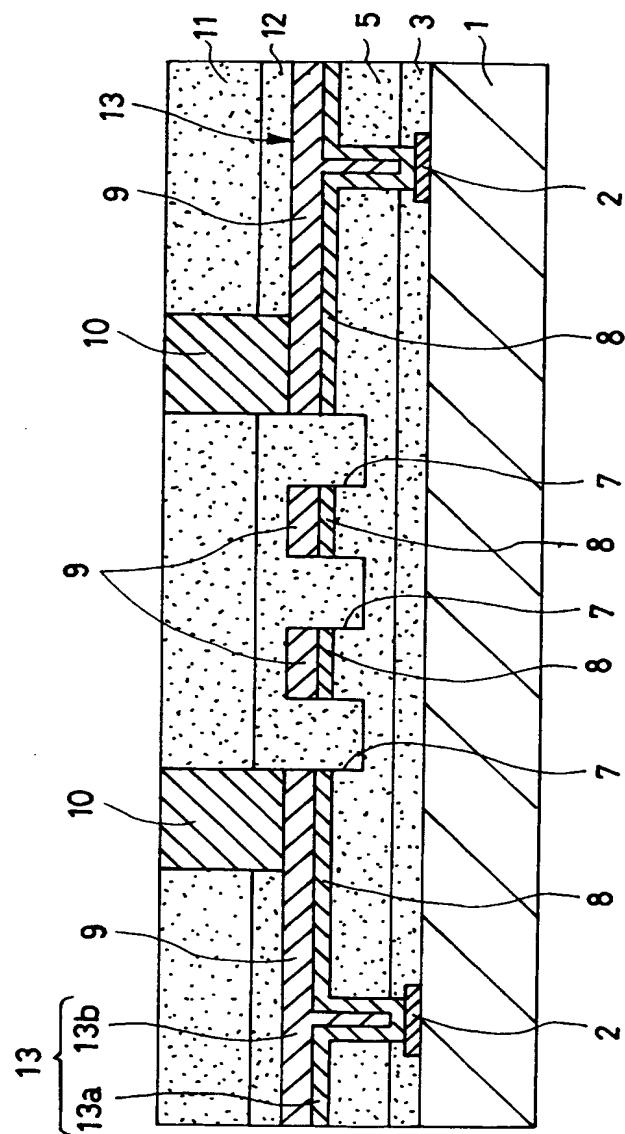
【図7】



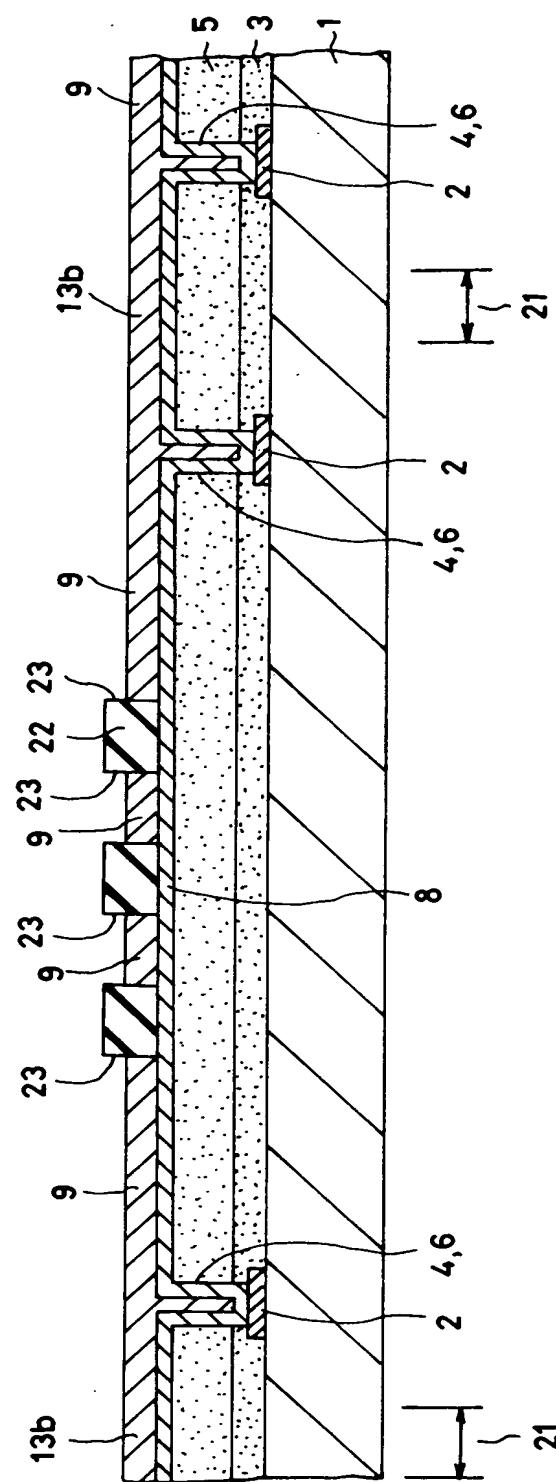
【図8】



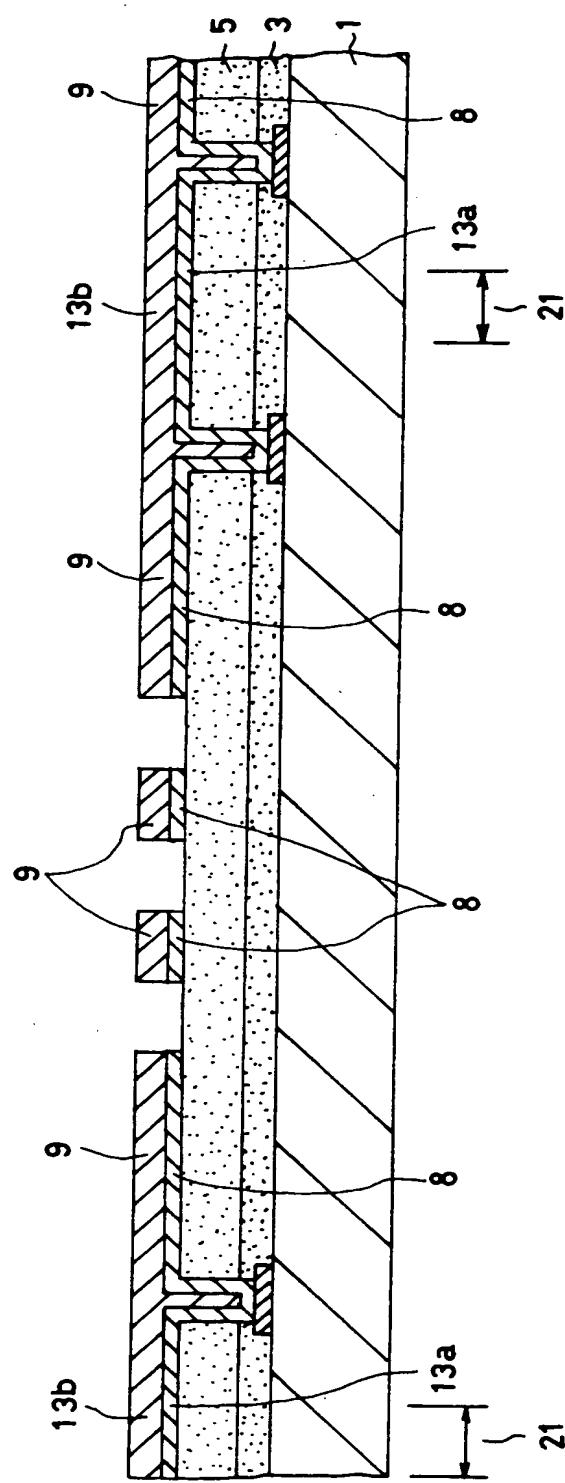
【圖 9】



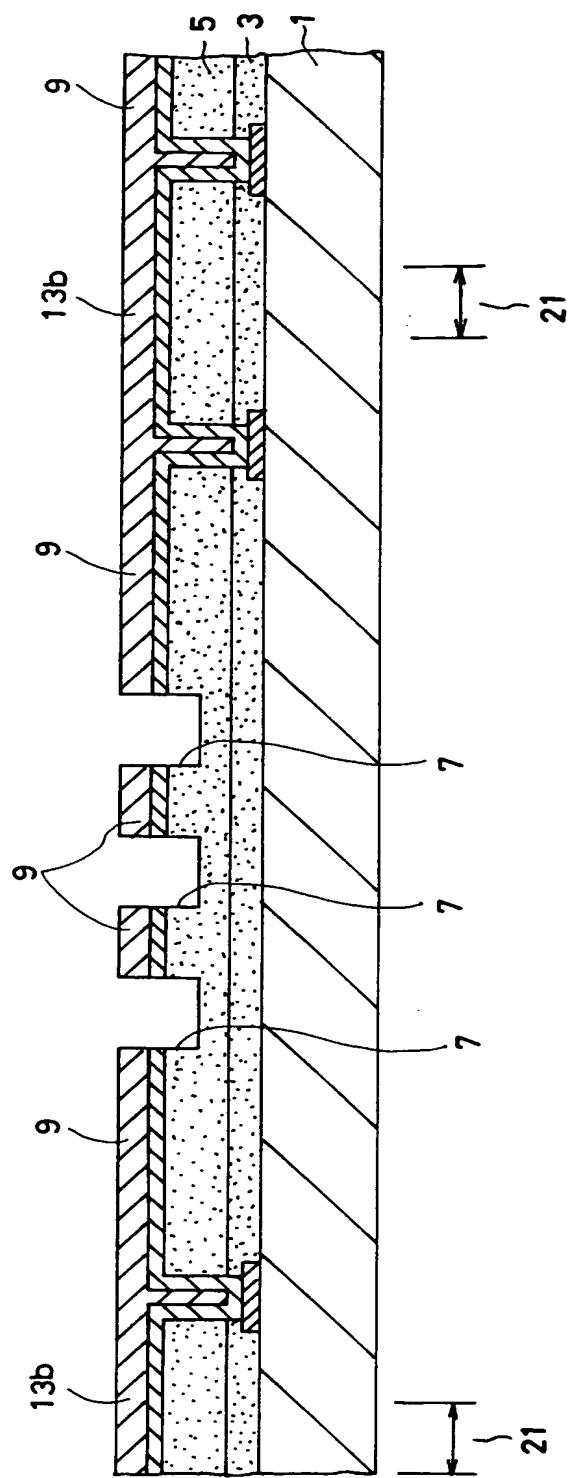
【図10】



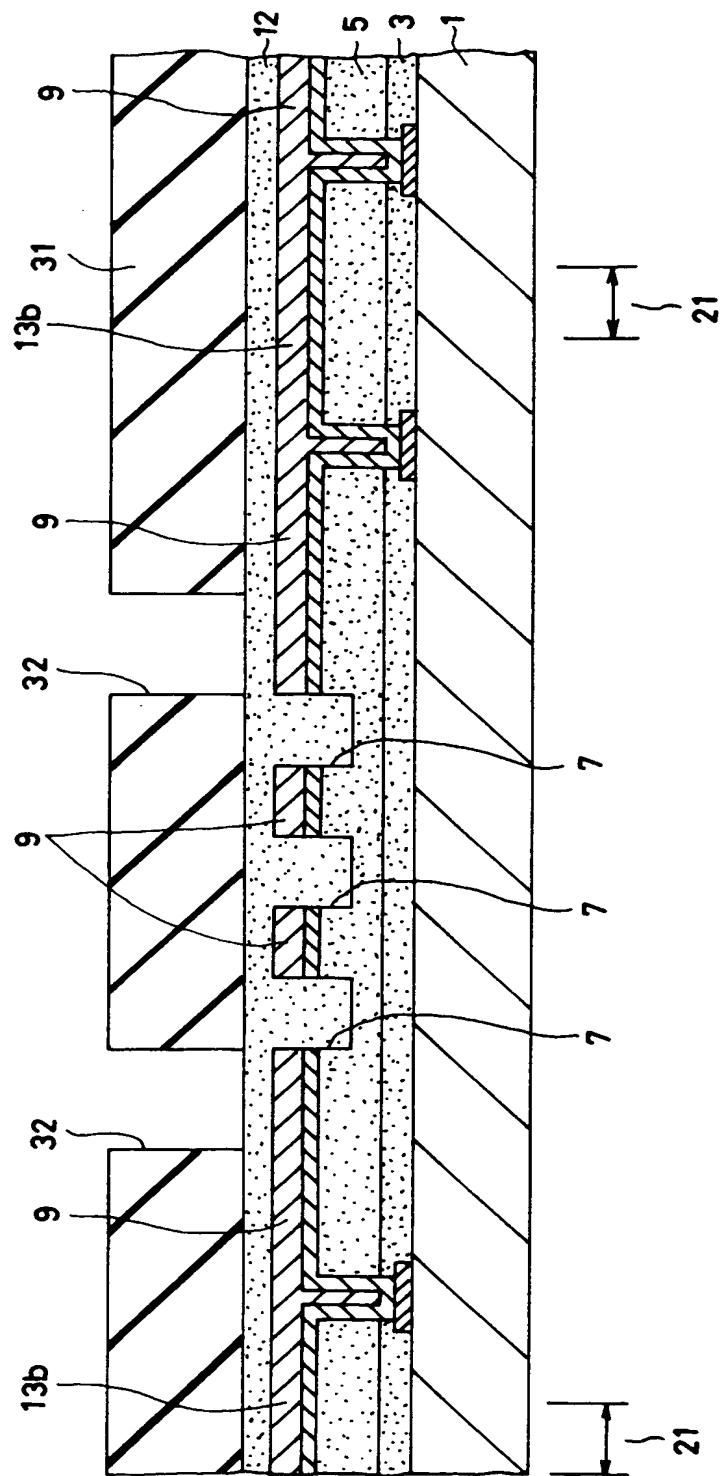
【図11】



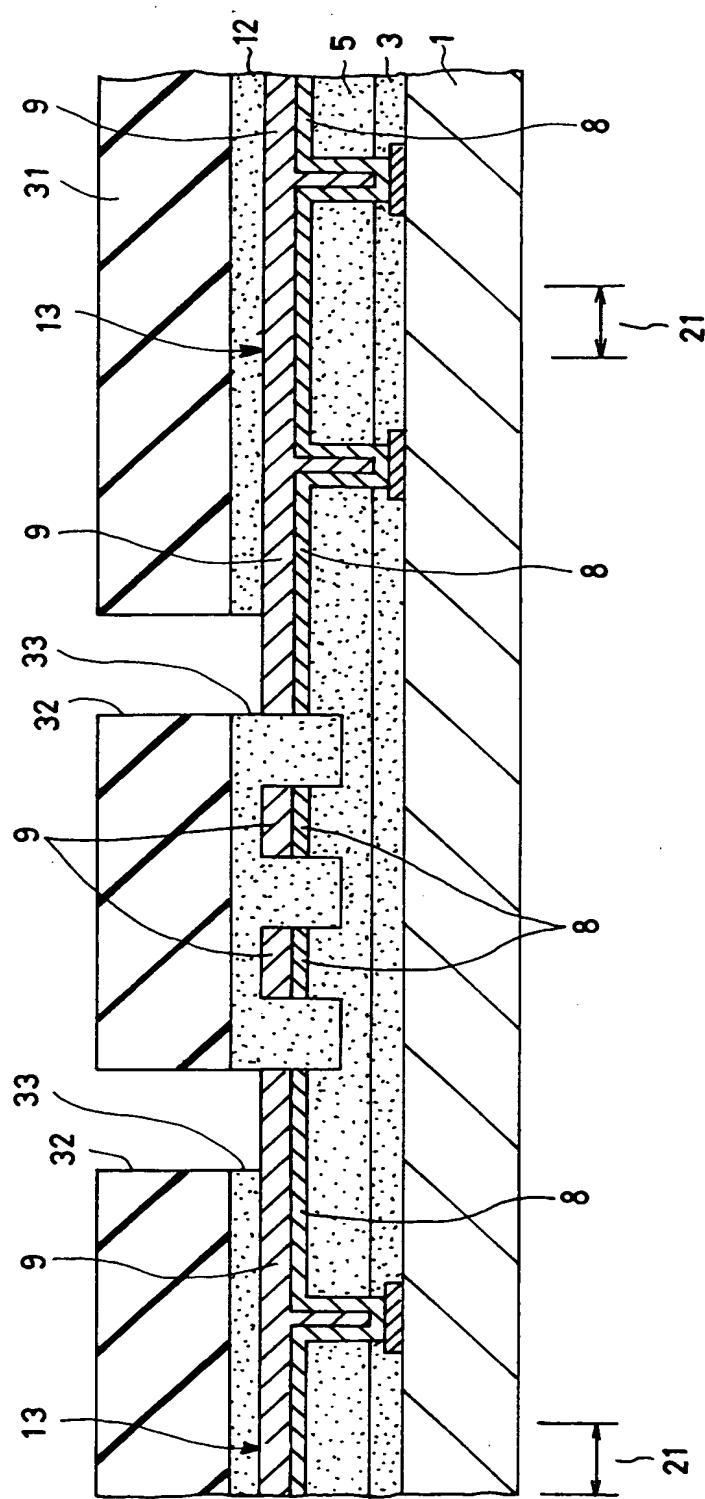
【図12】



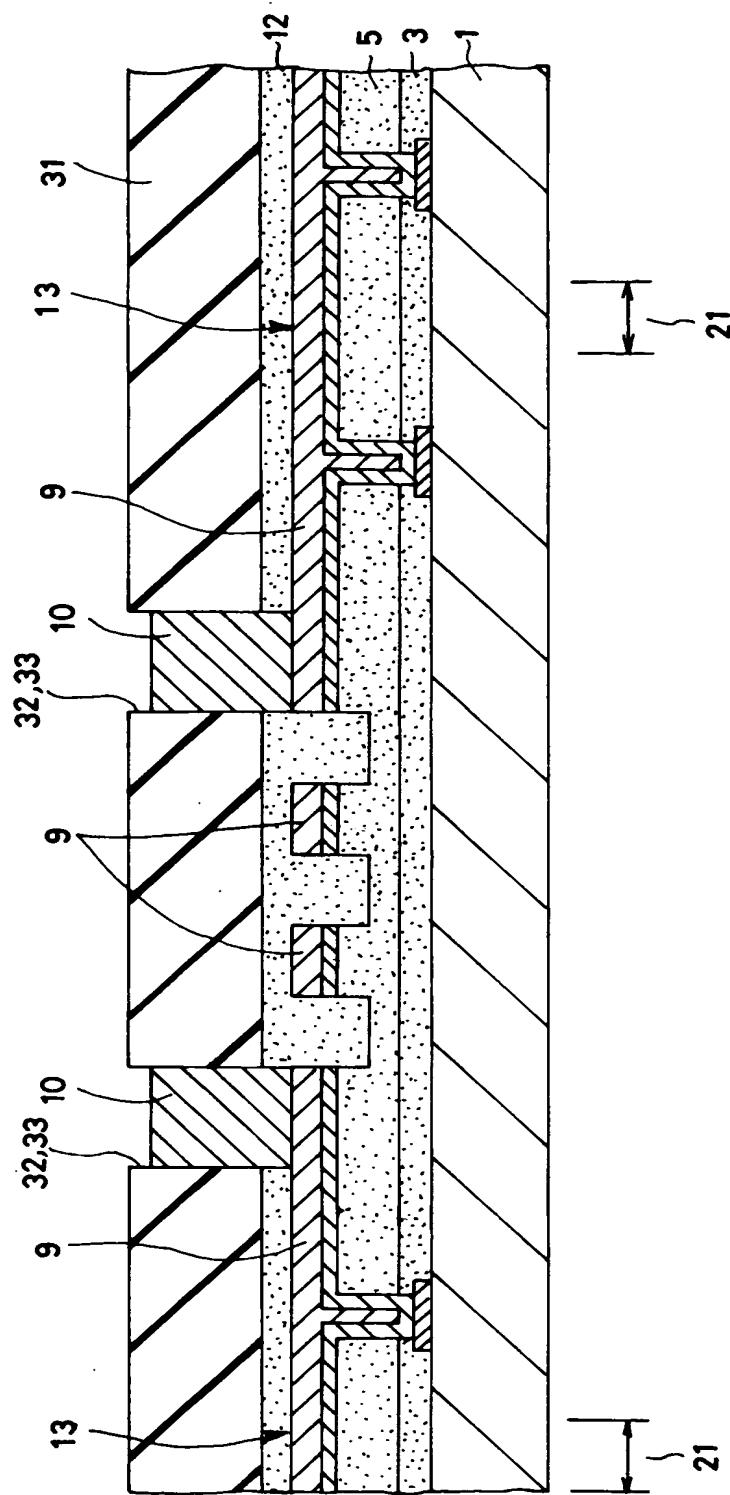
【図13】



【図14】



【図15】



【書類名】要約書

【要約】

【課題】 C S P と呼ばれる半導体装置において、再配線間にいわゆるイオンマイグレーションによるショートが発生しにくくする。

【解決手段】 再配線 9 間における保護膜 5 の上面には凹部 7 が設けられている。再配線 9 の接続パット部上面には銅からなる柱状電極 10 が設けられている。再配線 9 を含む保護膜 5 の上面には封止膜 11 が設けられている。そして、再配線 9 間における保護膜 5 の上面に凹部 7 を設けているので、銅イオンの析出経路が凹部 7 の深さの 2 倍だけ長くなり、したがって再配線 9 間にいわゆるイオンマイグレーションによるショートが発生しにくくすることができる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2003-324204
受付番号	50301534133
書類名	特許願
担当官	第五担当上席 0094
作成日	平成15年 9月18日

<認定情報・付加情報>

【提出日】	平成15年 9月17日
-------	-------------

特願2003-324204

出願人履歴情報

識別番号 [000001443]

1. 変更年月日 1998年 1月 9日

[変更理由] 住所変更

住 所 東京都渋谷区本町1丁目6番2号
氏 名 カシオ計算機株式会社